

#4/Priority
10/30/00
C. McKinney

16678 U.S. PRO
09/577007



(Translation)

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application : May 25, 1999

Application Number : Heisei 11

Patent Appln. No. 145652

Applicant(s) : SHARP KABUSHIKI KAISHA

Wafer
of the
Patent
Office

March 17, 2000

Takahiko KONDO

Commissioner,
Patent Office

Seal of
Commissioner
of
the Patent
Office

Appln. Cert. No.

Appln. Cert. Pat. 2000-3018224

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

jc678 U.S. PTO
09/577007
05/24/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 5月25日

出 願 番 号

Application Number:

平成11年特許願第145652号

出 願 人

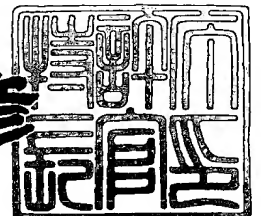
Applicant (s):

シャープ株式会社

2000年 3月17日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3018224

【書類名】 特許願

【整理番号】 99J01254

【提出日】 平成11年 5月25日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 藤岡 和巧

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 中島 佳都子

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 岡▲崎▼ 敢

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 越智 貴志

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100078282

【弁理士】

【氏名又は名称】 山本 秀策

【手数料の表示】

【予納台帳番号】 001878

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9005652

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示素子

【特許請求の範囲】

【請求項 1】 液晶層を間に挟んで対向配設された一对の基板のうちの一
方の基板に、マトリクス状にスイッチング素子が設けられていると共に該スイッ
チング素子を駆動するゲート信号を供給するゲート信号線および該スイッチング素
子に表示信号を供給するソース信号線が互いに交差するよう設けられ、該スイッ
チング素子、該ゲート信号線および該ソース信号線上に設けられた有機材料から
なる層間絶縁膜を間に介して各信号線と一部重なるように画素電極が設けられて
いる液晶表示素子であって、

該一方の基板の層間絶縁膜が表示画素領域の外周領域まで延在し、該外周領域
の層間絶縁膜上にイオン性不純物吸着用の電極パターンが設けられている液晶表
示素子。

【請求項 2】 前記イオン性不純物吸着用の電極パターンが、前記両基板を
貼り合わせるシール材よりも内側に設けられている請求項 1 に記載の液晶表示素
子。

【請求項 3】 前記イオン性不純物吸着用の電極パターンが配向膜で覆われ
ている請求項 1 または請求項 2 に記載の液晶表示素子。

【請求項 4】 前記イオン性不純物吸着用の電極パターンに直流電位の電気
信号が入力される請求項 1 乃至請求項 3 のいずれかに記載の液晶表示素子。

【請求項 5】 前記イオン性不純物吸着用の電極パターンに入力される電気
信号が、ソース駆動用回路の電源およびゲート駆動用回路の電源から供給される
請求項 1 乃至請求項 4 のいずれかに記載の液晶表示素子。

【請求項 6】 前記イオン性不純物吸着用の電極パターンが複数に分割され
、各部分に個別に電気信号が入力される請求項 1 乃至請求項 5 のいずれかに記載
の液晶表示素子。

【請求項 7】 前記一对の基板が、一方の基板のラビング方向と他方の基板
のラビング方向とが互いに交差するように配置され、前記イオン性不純物吸着用
の電極パターンが、両ラビング方向に挟まれる辺とその上下に位置する辺の 3 辺

のみに設けられている請求項 4 乃至請求項 6 のいずれかに記載の液晶表示素子。

【請求項 8】 前記一对の基板が、一方の基板のラビング方向と他方の基板のラビング方向とが互いに交差するように配置され、前記イオン性不純物吸着用の電極パターンが、両ラビング方向に挟まれる辺のみに設けられている請求項 4 乃至請求項 6 のいずれかに記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばノートブック型パーソナルコンピュータや携帯用端末機器等の表示部に用いられる液晶表示素子に関するものである。

【0002】

【従来の技術】

図 8 は従来の液晶表示素子の構成を示す電気配線モデル図である。

【0003】

この液晶表示素子は、アクティブマトリクス基板（TFT 基板）にマトリクス状にスイッチング素子（ここでは TFT 2）が設けられ、各 TFT 2 を駆動するためのゲート信号を供給するゲート信号線 3 と TFT 2 に表示信号（ソース信号）を供給するソース信号線 4 が互いに交差して設けられている。TFT 2 のゲート電極はゲート信号線 3 と電氣的に接続され、TFT 2 のソース電極はソース信号線 3 と電氣的に接続され、TFT のドレイン電極は画素電極 1 と補助容量（Cs）5 に接続されている。補助容量 5 の他方の電極は各々共通配線 6 に接続されている。この TFT 基板は液晶層を間に挟んで対向基板（カラーフィルタ（CF）基板）と対向配置されている。

【0004】

この液晶表示素子の駆動は、例えば、ゲート信号線 3 を上から下、または下から上の 1 方向に 1 ラインずつ順番に走査してその 1 ラインの TFT 2 をオン状態にする。そして、ソース信号を液晶層に印加してソース信号の電位を画素の液晶層と補助容量 5 に充電し、TFT をオフ状態にして液晶層の電位を次の走査まで一定に保つことで画像表示を実現している。

【0005】

この液晶表示素子において、例えば画素の液晶にイオン性の不純物が混入した場合、次の走査までの時間に液晶層を介して電流が流れて液晶層に印加された電位が低下し、正常な表示状態を維持できなくなってしまう。

【0006】

このイオン性の不純物としては、例えば Na^+ 、 Ca^{2+} 、 Cu^{2+} 、 Cl^- 、 OH^- や COOH^- 等、有機物および無機物全てのものが挙げられ、液晶表示素子の製造工程や材料に容易に混入することがあり得る。

【0007】

さらに、近年、液晶表示素子の携帯用端末機器への搭載が進み、屋外での長時間使用を実現するために低消費電力が進められており、低電圧で駆動できる液晶材料の導入が不可欠となってきた。しかしながら、低電圧で駆動できるということは液晶材料の誘電率異方性が大きいということであり、誘電率異方性が大きいということは液晶材料自身が電位を持っているということである。よって、液晶材料自身がイオン性の物質を引き付けやすくなり、液晶表示素子の製造工程や材料での汚染の可能性が大きくなっている。

【0008】

これらの対策として、補助容量 C_s を大きくするのが有効であることは一般的によく知られている。しかし、補助容量 C_s を大きくすると、画素の開口面積が低下するという弊害がある。このため、液晶表示素子の表示輝度を従来と同様にするためには、光源であるバックライトの照度を高くする必要が生じる。ところが、一般にバックライトの消費電力は液晶表示素子全体の消費電力の2/3程度を占めているため、この方法では液晶表示素子の全体としての消費電力が悪化する方向となる。

【0009】

これを防ぐため、例えば特開平4-125617号公報、特開平4-295824号公報、特開平6-289408号公報および特開平8-201830号公報には、表示画素領域の周辺領域に電極パターンを設ける方法が開示されている。これらの方法は、その電極パターンに外部から直流成分を有する電気信号を入

力し、液晶層に混入したイオン性不純物をその電極パターンに吸着させることにより、表示画素領域の液晶層の純度を保つものである。

【0 0 1 0】

【発明が解決しようとする課題】

しかしながら、上述の表示画素領域の周辺領域に電極パターンを設けた従来の方法には以下のような問題がある。

【0 0 1 1】

特開平 4 - 1 2 5 6 1 7 号公報においては、T F T が設けられたアクティブマトリクス基板上にイオン吸着用の電極パターンを設け、C F 基板側の表示電極をその電極パターンと対向する位置には設けない構造としている。

【0 0 1 2】

しかし、イオン吸着用の電極パターンが設けられている表示画素領域とシール材が設けられている領域との間は 1 m m ~ 3 m m 程度であり、対向基板側の表示電極をイオン吸着用の電極パターンと対向させないようにするためには、一般的に行われているように、表示電極の成膜時に金属マスクを用いて直接マスクングしてパターンニングを行う手法では制御が困難である。よって、C F 基板側の表示電極をフォトリソグラフィ技術によりパターンニングする必要があり、製造工程数が増加するという問題がある。

【0 0 1 3】

さらに、一般的な液晶表示素子に上記電極パターンを設けた場合、層間絶縁膜を介してソース信号線またはゲート信号線と電極パターンとを交差させる構造となる。しかし、層間絶縁膜として一般に用いられている窒化シリコン (S i N) 等の無機膜は C V D (化学気相成長法) により形成されており、膜厚が数 1 0 0 n m 程度で、誘電率についても 8 と非常に高く、その電極パターンに印加する電位にもよるが、各信号線との交差部での容量により表示に対する影響が少なからず生じることになる。

【0 0 1 4】

加えて、この公報の図面によれば、電極パターン上に保護膜を設けているが、T F T の製造工程を想定した場合、この保護膜を別途成膜する必要があり、さら

に製造工程数が増加するという問題が生じる。

【 0 0 1 5 】

特開平 4 - 2 9 5 8 2 4 号公報にも、表示領域とシール材との間にイオン吸着用の電極パターンを設ける構造が開示されている。この従来技術はデューティー駆動の液晶表示素子を主としており、電極パターンをセグメント配線とコモン配線の各々に平行な方向にしか設けることができず、個別に信号入力する構成となっている。しかし、T F T を設けた液晶表示素子において、コモン配線が設けられた側の基板に相当する C F 基板上に対向電位以外の信号を入力するためには、上記特開平 4 - 1 2 5 6 1 7 号公報と同様に、C F 基板側の表示電極をフォトリソグラフィ技術によりパターンニングする必要がある。

【 0 0 1 6 】

さらに、特開平 8 - 2 0 1 8 3 0 号公報には、T F T を設けた液晶表示素子について同様の構造が開示されているが、やはり同様に製造工程数が増加するという問題がある。

【 0 0 1 7 】

特開平 6 - 2 8 9 4 0 8 号公報においては、イオン吸着用の電極パターンを T F T を構成する導電性膜で同時に形成することができるため、上記 3 つの特許のように製造工程が増加するという問題は生じない。この液晶表示素子では電極パターンに交流電圧を印加しており、液晶層に直流電位を印加するために、電極パターン上の配向膜およびオーバーコート膜の一方または両方を除去している。これにより電極パターンの形成領域が表示画素領域と異なる構造となり、除去した配向膜またはオーバーコート膜の誘電率分に相当する非対称電位＝直流成分が発生して液晶層に印加される。

【 0 0 1 8 】

しかし、この構成では表示画素領域の表示電極上にオーバーコート膜を設けることが前提となっており、一般的な液晶表示素子では表示電極上に配向膜以外を設けることはないので、この従来技術と本発明の液晶表示素子とは基本的な構造が異なるものである。

【 0 0 1 9 】

さらに、この公報では、5 mV～1 0 0 mVの直流電位で上記効果が得られると記載されているが、表示画面サイズが1 0型前後以上で高精細（XGAやSXGA）の液晶表示素子では、信号配線やCF基板側の表示電極の信号遅延により表示画面の面内で直流電位差が発生しており、大きいものでは1 0 0 mV程度の直流電位差が確認されている。よって、この従来技術では上述のようなイオン性不純物に起因する表示不良を改善することは不可能と考えられる。

【0 0 2 0】

本発明は、このような従来技術の課題を解決すべくなされたものであり、液晶層に混入したイオン性不純物による表示不良を防ぐことができると共に、電極パターンへの入力信号によって表示に影響が生じず、製造工程を増加させずに作製することができ、さらに、電極パターンへの信号入力源を別途設けなくてもよい液晶表示素子を提供することを目的とする。

【0 0 2 1】

【課題を解決するための手段】

本発明の液晶表示素子は、液晶層を間に挟んで対向配設された一对の基板のうちの一方の基板に、マトリクス状にスイッチング素子が設けられていると共に該スイッチング素子を駆動するゲート信号を供給するゲート信号線および該スイッチング素子にソース信号を供給するソース信号線が互いに交差するよう設けられ、該スイッチング素子、該ゲート信号線および該ソース信号線上に設けられた有機材料からなる層間絶縁膜を間に介して各信号線と一部重なるように画素電極が設けられている液晶表示素子であって、該一方の基板の層間絶縁膜が表示画素領域の外周領域まで延在し、該外周領域の層間絶縁膜上にイオン性不純物吸着用の電極パターンが設けられ、そのことにより上記目的が達成される。

【0 0 2 2】

前記イオン性不純物吸着用の電極パターンを、前記両基板を貼り合わせるシール材よりも内側に設けた構成とすることができる。

【0 0 2 3】

前記イオン性不純物吸着用の電極パターンは、配向膜で覆われているのが好ましい。

【 0 0 2 4 】

前記イオン性不純物吸着用の電極パターンに直流電位の電気信号を入力する構成とすることができる。

【 0 0 2 5 】

前記イオン性不純物吸着用の電極パターンに入力される電気信号を、ソース駆動用回路の電源およびゲート駆動用回路の電源から供給する構成としてもよい。

【 0 0 2 6 】

前記イオン性不純物吸着用の電極パターンが複数に分割され、各部分に個別に電気信号が入力される構成としてもよい。

【 0 0 2 7 】

前記一对の基板が、一方の基板のラビング方向と他方の基板のラビング方向とが互いに交差するように配置され、前記イオン性不純物吸着用の電極パターンが、両ラビング方向に挟まれる辺とその上下に位置する辺の3辺のみに設けられている構成としてもよい。

【 0 0 2 8 】

前記一对の基板が、一方の基板のラビング方向と他方の基板のラビング方向とが互いに交差するように配置され、前記イオン性不純物吸着用の電極パターンが、両ラビング方向に挟まれる辺のみに設けられている構成としてもよい。

【 0 0 2 9 】

以下、本発明の作用について説明する。

【 0 0 3 0 】

本発明にあつては、画素電極を有機材料からなる層間絶縁膜を間に介してゲート信号線やソース信号線と一部重なるように設けて、ゲート信号線、ソース信号線およびスイッチング素子を除く部分を表示開口部とした液晶表示素子において、層間絶縁膜を表示画素領域の外周領域まで延在させてその上にイオン性不純物吸着用の電極パターンを設けている。この電極パターンは、画素電極と同一材料で同時に形成できるので、製造工程は増加しない。さらに、電極パターン上に配向膜を設けることで、別途保護膜を設けなくても良いので、従来のような保護膜形成のための工程は不要であり、さらに、対向基板（C F 基板）上の表示電極を

電極パターン上に設けても良いので、CF基板上の表示電極をフォトリソグラフィ技術等でパターンニングする必要もない。

【0031】

層間絶縁膜として有機材料を用いることにより、上記電極パターンと各信号線との交差部の容量を小さくすることができる。特開平9-96837号公報に記載されているように、例えばアクリル樹脂では誘電率が3.7であり、スピニング法により膜厚を $1.5\mu\text{m}$ ～ $5\mu\text{m}$ に塗布することができるので、従来の窒化シリコンからなる絶縁膜に比べて交差部の容量が $1/6$ ～ $1/22$ になり、表示に対する影響を観察者が視認できないレベルまで小さくすることができる。

【0032】

このイオン性不純物吸着用の電極パターンに対して、イオン性不純物と反対の極性の直流電位を入力することにより、電極パターン表面にイオン性不純物が吸着され、後述する実施形態1～実施形態3に示すように、イオン性不純物に起因する表示品位の低下を防いで信頼性を向上させることができる。

【0033】

イオン性不純物吸着用の電極パターンに入力される電気信号は、液晶層に電位差を設けるためだけのものであり、電流としてはほとんど流れない。よって、既存の液晶表示素子に用いられている駆動回路のIC等を駆動するための直流電源や、ゲート信号用の土電位を供給する直流電源、ソース信号やコモン信号等の矩形波信号用の電源等を用いて電極パターンに電気信号を供給することが十分可能である。

【0034】

さらに、イオン性不純物吸着用の電極パターンを配向膜で覆うことにより、電氣的に引き寄せたイオン性不純物を配向膜自体に吸着させることができ、電極パターンと対向基板（CF基板）上の表示電極とのリークを防ぐ絶縁膜としても機能させることが可能である。

【0035】

後述する実施形態3に示すように、イオン性不純物吸着用の電極パターンを複数に分割し、各部分に個別に電気信号を入力しても、イオン性不純物に起因する

表示不良を防いで良好な表示状態を得ることができる。

【0036】

さらに、後述する実施形態2に示すように、両基板のラビング方向に挟まれる辺とその上下に位置する辺の方向でコントラストの低下が顕著であるので、それらの辺のみにイオン性不純物吸着用の電極パターンを設けてもよい。

【0037】

【発明の実施の形態】

以下に、本発明の実施の形態について説明する。

【0038】

(実施形態1)

図1は実施形態1の液晶表示素子の平面図であり、図2はその断面図である。

【0039】

この液晶表示素子は、画素電極202を備えたTFT基板101と対向電極206を備えたCF基板102とが液晶層110を挟んで対向配置され、各画素電極202と対向電極206との対向部分が画素となっている。画素を有する表示領域の外周にはシール材103が設けられ、表示領域とシール材103の間の領域にイオン性不純物吸着用の電極パターン105が設けられている。

【0040】

TFT基板101には、TFT201を駆動するゲート信号を供給するゲート信号線203およびTFT201に表示信号（ソース信号）を供給するソース信号線205が互いに交差（ここでは直交）するように設けられ、両信号線の交差部近傍にスイッチング素子としてのTFT201が設けられている。その上に有機材料からなる層間絶縁膜104を間に介して両信号線に一部重なるように画素電極202が設けられ、層間絶縁膜104のコンタクトホール（図示せず）において画素電極202とTFT201のドレイン電極が接続されている。さらにその上に配向膜111が設けられている。両信号線は額縁領域113を超えて延出形成され、その外側の端子領域に設けられた入力端子108を介してゲート信号線203にTFT201駆動用の信号電圧が入力され、ソース信号線204に表示データの信号電圧が入力される。上記電極パターン105は層間絶縁膜104

の外周領域上に形成され、さらに端子領域まで延長形成されて駆動回路から信号が入力される。

【0 0 4 1】

C F 基板 1 0 2 には、ブラックマトリクス 2 0 8 を有する C F 層 2 0 7 上に対向電極 2 0 6 が設けられ、その上に配向膜 1 1 1 が設けられている。

【0 0 4 2】

上記 T F T 基板 1 0 1 は、例えば以下のようにして作製することができる。

【0 0 4 3】

まず、基板上に T F T 2 0 1 を形成し、その上にスピンコート法により感光性アクリル樹脂からなる層間絶縁膜 1 0 4 を $3\mu\text{m}$ の膜厚で形成し、この層間絶縁膜 1 0 4 にコンタクトホール（図示せず）を形成する。次に、その上にスパッタリング法により I T O (I n d i u m T i n O x i d e) からなる画素電極 2 0 2 を形成してパターニングし、層間絶縁膜のコンタクトホールを介して T F T 2 0 2 のドレイン電極と画素電極 2 0 2 を接続する。このとき、画素電極 2 0 2 を構成する I T O により電極パターン 1 0 5 を同時に形成する。その後、配向膜 1 1 1 を形成してラビング処理等の配向処理を施すことにより T F T 基板 1 0 1 を作製する。

【0 0 4 4】

この液晶表示素子について、以下のようにして信頼性試験を行った。

【0 0 4 5】

まず、60℃の恒温槽において電極パターン 1 0 5 に電圧を印加せずに通電信頼性試験を行ったところ、下記表 1 に示すように、300 時間で表示画面周辺部にコントラスト低下が生じた。

【0 0 4 6】

ここで、コントラストの低下は黒表示（電圧印加状態）が十分に沈まない状態であり、信号の書き込み時間（T o n 時間）には反応せず、信号の保持時間（T o f f 時間）に反応し、T o f f 時間を長くすると黒が浮いて白っぽくなり、短くすると黒が沈んでくる。さらに、T F T の o f f 特性に依存する o f f 電圧（V g 1）を一方向に変化させても表示に変化が見られないことから、液晶層 1 1

0にイオン性不純物が混入して液晶層 1 1 0でのリーク不良が生じていることがわかる。

【0 0 4 7】

さらに、一度コントラスト低下不良が発生した液晶表示素子を、液晶材料の相転移温度 T_{ni} 以上の恒温槽内に通電しないで数時間放置すると、不純物が液晶層 1 1 0内に拡散してこの不良が消える。そして、繰り返し通電状態で信頼性試験を行うと、ほぼ同一の時間で同様の不良が発生した。

【0 0 4 8】

次に、液晶材料の相転位温度 T_{ni} 以上の恒温槽内に通電しないで数時間放置してコントラスト低下不良を回復させた後、60℃の恒温槽において電極パターン 1 0 5に+3.3 Vと-3.3 Vを各々印加して信頼性試験を行った。その結果を下記表 1 に示す。

【0 0 4 9】

【表 1】

印加電圧 (V)	信頼性試験時間（時間）									
	100	200	300	400	500	600	700	800	900	1000
0	○	○	△	×	×	×	×	×	×	×
+3.3	○	○	○	○	○	○	○	○	○	○
-3.3	○	○	△	×	×	×	×	×	×	×

○・・・異常なし

△・・・コーナ部にのみしみ発生（不良）

×・・・辺全体にしみ発生（不良）

【0 0 5 0】

この表 1 からわかるように、電極パターン 1 0 5に電圧無印加のときおよび-3.3 V印加したときには通電時間が300時間程度で不良が生じ始めたのに対し、電極パターン 1 0 5に+3.3 V印加したときには通電時間が1000時間を超えても不良が発生しなかった。

【0 0 5 1】

以上のことから、本実施形態でのコントラスト低下不良の原因は、-（マイナス）イオンによるものであることがわかる。

【 0 0 5 2 】

次に、電極パターン 1 0 5 に電圧を + 3 . 3 V 印加して 1 0 0 0 時間通電した後、電極パターン 1 0 5 を電圧無印加状態にして通電試験を続けたところ、通電時間が 4 0 0 時間で不良が発生した。さらに、電極パターン 1 0 5 に電圧無印加で不良が発生したものと、電圧を - 3 . 3 V 印加して不良が発生したものとに対して、不良発生後に + 3 . 3 V の電圧印加に変えたところ、2 4 時間で不良が消え、その後、1 0 0 0 時間通電しても不良は発生しなかった。

【 0 0 5 3 】

さらに、電極パターン 1 0 5 に電圧 + 3 . 3 V を印加して 1 0 0 0 時間通電し、その後、電極パターン 1 0 5 を電圧無印加状態にして 5 0 0 時間通電して不良が発生したものについて、液晶材料の相転位温度 T_{ni} 以上の恒温槽内に通電しないで数時間放置した後、電極パターン 1 0 5 に電圧無印加状態で通電試験を行ったところ、3 0 0 時間で不良が発生した。

【 0 0 5 4 】

以上のことから、電極パターン 1 0 5 に一度吸着されたイオン性不純物が、電極パターン 1 0 5 表面に設けられた配向膜 1 1 1 に吸着されていることが考えられる。

【 0 0 5 5 】

そこで、電極パターン 1 0 5 の表面に配向膜 1 1 1 を設けない場合について検証を行った。

【 0 0 5 6 】

ここで使用した液晶表示素子では、電極パターン 1 0 5 に電圧を印加しなかった場合、通電 4 0 0 時間で不良が発生した。これは、個体差によるものであり、上述した信頼性試験と同様に、液晶材料の相転移温度 T_{ni} 以上の恒温槽内に通電しないで数時間放置すると不良が回復し、繰り返し通電状態での信頼性試験を行うと、ほぼ同一時間で同一の不良が発生することは事前に確認した。

【 0 0 5 7 】

この液晶表示素子の電極パターン 1 0 5 に電圧を + 3 . 3 V 印加して 1 0 0 0 時間通電した後、電極パターン 1 0 5 を電圧無印加状態にして通電試験を続けた

ところ、通電時間が 2 0 時間で不良が発生した。

【0 0 5 8】

これは、液晶層 1 1 0 に分散していたイオン性不純物が電極パターン 1 0 5 に引き付けられて吸着していたのが、吸着する電位を失ったために周囲に拡散し始めたために短時間で不良が発生したと考えられる。

【0 0 5 9】

このことから、上記配向膜 1 1 1 表面へのイオン性不純物の吸着効果があることが確認された。

【0 0 6 0】

(実施形態 2)

本実施形態 2 では、イオン性不純物吸着用の電極パターンの配置について検討を行った。

【0 0 6 1】

上記実施形態 1 では、電極パターン 1 0 5 を表示画素領域を囲むように外周領域の全辺に配置したが、発生するコントラスト不良には図 3 のような分布が見られる。

【0 0 6 2】

このときの液晶表示素子のラビング処理方向は、図 3 に示すような方向であり、T F T 基板 1 0 1 と C F 基板 1 0 2 の各々のラビング方向に挟まれる辺の方向とその上下の辺の方向においてコントラスト低下が顕著であることがわかる。

【0 0 6 3】

これを検証するために、ラビング処理方向を図 4 に示すような方向に変更したところ、やはり、T F T 基板 1 0 1 と C F 基板 1 0 2 の各々のラビング方向に挟まれる辺の方向とその上下の辺の方向においてコントラスト低下が顕著であった。

【0 0 6 4】

以上の点に着目して、図 5 に示すように、コントラスト低下が顕著な両基板のラビング方向に挟まれる辺とその上下の辺の 3 辺のみに電極パターン 1 0 5 を設けた。

【 0 0 6 5 】

この液晶表示素子について、実施形態 1 と同様の信頼性試験を行ったところ、電極パターン 1 0 5 に電圧無印加状態では通電 3 0 0 時間で不良が発生するのに対し、電極パターン 1 0 5 に電圧を + 3 . 3 V 印加して 1 0 0 0 時間通電しても異常は生じなかった。

【 0 0 6 6 】

さらに、図 6 に示すように、両基板のラビング方向に挟まれる辺のみに電極パターン 1 0 5 を設けた液晶表示素子についても、実施形態 1 と同様の信頼性試験を行った。その結果、電極パターン 1 0 5 に電圧無印加状態では通電 3 0 0 時間で不良が発生するのに対し、電極パターン 1 0 5 に電圧を + 3 . 3 V 印加して 7 0 0 時間通電しても問題が生じず、通電 8 0 0 時間でラビング方向に挟まれる辺の上下 2 辺の方向に不良が発生した。

【 0 0 6 7 】

(実施形態 3)

本実施形態 3 では、図 7 に示すように、電極パターンを 1 0 5 a、1 0 5 b、1 0 5 c に分割して個別に電位を印加した。ここで、1 0 5 a には + 3 . 3 V、1 0 5 b、1 0 5 c には + 5 . 5 V を印加して信頼性試験を行ったところ、通電 1 0 0 0 時間でも異常が発生しなかった。

【 0 0 6 8 】

このことから、吸着しようとするイオン性不純物に対して反対の電位が印加できれば、電極パターンを複数に分割して各々を任意の電位とすることも可能である。

【 0 0 6 9 】

なお、上記実施形態では層間絶縁膜としてアクリル樹脂を用いたが、アクリル系やフッ素系の樹脂、TEOS (Tetra Ethyl Ortho Silicate) 等、有機材料であればいずれも用いることができる。特に、厚膜に形成することができ、誘電率が小さい材料を用いるのが好ましい。

【 0 0 7 0 】

【発明の効果】

以上詳述したように、本発明によれば、画素電極とゲート信号線およびソース信号線を有機材料からなる層間絶縁膜を介して一部重ねた構造の液晶表示素子において、層間絶縁膜が表示画素領域の外周領域まで延在され、その上に画素電極と同一材料で同時にイオン性不純物吸着用の電極パターンを設けることができ、電極パターン上には保護膜が不要である。よって、製造工程を増加することなく表示品位が良好で信頼性に優れた液晶表示素子が得られる。

【0071】

このイオン性不純物吸着用の電極パターンに対して、イオン性不純物と反対の極性の直流電位を入力することにより、電極パターン表面にイオン性不純物を吸着させることができる。よって、イオン性不純物に起因する表示品位の低下を防いで、長期にわたって信頼性に優れた液晶表示素子とすることができる。

【0072】

さらに、層間絶縁膜が有機材料からなるので、電極パターンと各信号線との交差部の容量を小さくして、表示に対する影響を防ぐことができる。

【0073】

既存の液晶表示素子に用いられている駆動回路のIC等を駆動するための直流電源や、ゲート信号用の±電位を供給する直流電源、ソース信号やコモン信号等の矩形波信号用の電源等を用いて電極パターンに電気信号を供給することができるので、入力信号用電源を別途設けなくてもよい。

【0074】

さらに、イオン性不純物吸着用の電極パターンを配向膜で覆うことにより、電氣的に引き寄せたイオン性不純物を配向膜自体に吸着させることができ、さらに信頼性を向上させることができる。

【図面の簡単な説明】

【図1】

実施形態1の液晶表示素子の構成を示す平面図である。

【図2】

実施形態1の液晶表示素子の構成を示す断面図である。

【図3】

実施形態 1 の液晶表示素子について、コントラスト低下不良の発生分布を示す平面図である。

【図 4】

実施形態 1 の液晶表示素子について、ラビング方向を変化させた場合のコントラスト低下不良の発生分布を示す平面図である。

【図 5】

実施形態 2 の液晶表示素子の構成を示す平面図である。

【図 6】

実施形態 2 の他の液晶表示素子の構成を示す平面図である。

【図 7】

実施形態 3 の液晶表示素子の構成を示す平面図である。

【図 8】

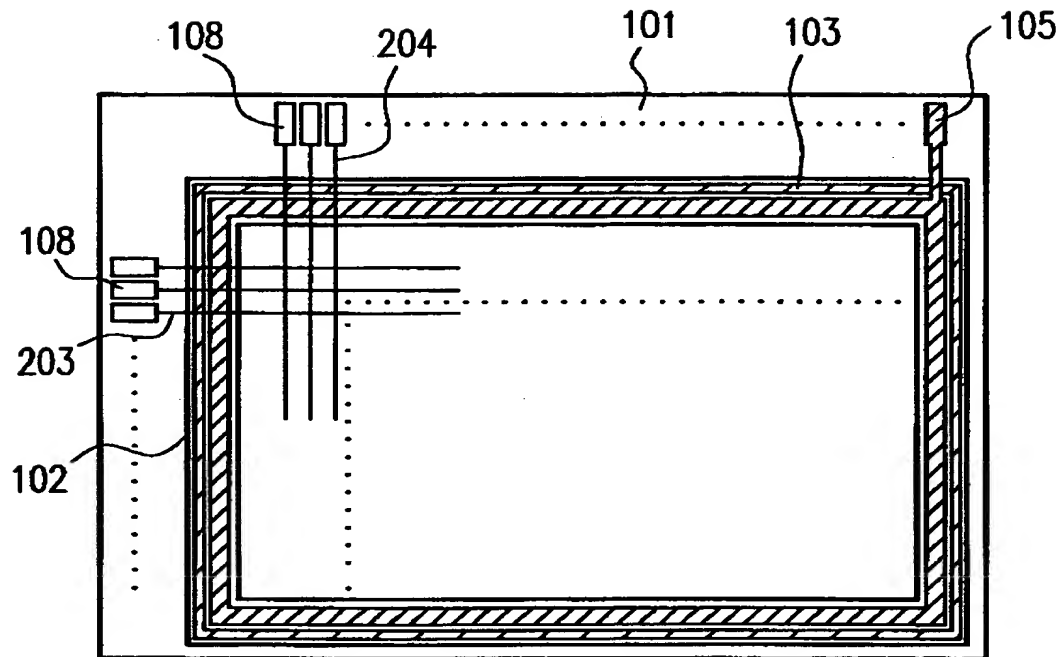
従来の液晶表示素子の電気配線モデルを示す図である。

【符号の説明】

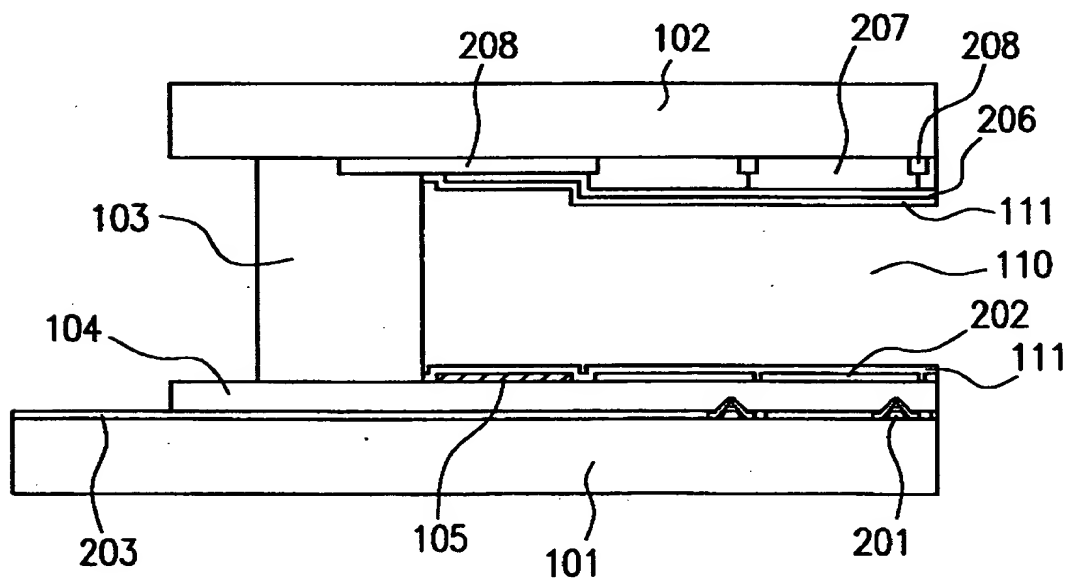
- 1 0 1 T F T 基板
- 1 0 2 C F 基板
- 1 0 3 シール材
- 1 0 4 層間絶縁膜
- 1 0 5、1 0 5 a、1 0 5 b、1 0 5 c 電極パターン
- 1 0 8 入力端子
- 1 1 0 液晶層
- 1 1 1 配向膜
- 2 0 1 T F T
- 2 0 2 画素電極
- 2 0 3 ゲート信号線
- 2 0 4 ソース信号線
- 2 0 6 対向電極
- 2 0 7 C F 層
- 2 0 8 ブラックマトリクス

【書類名】 図面

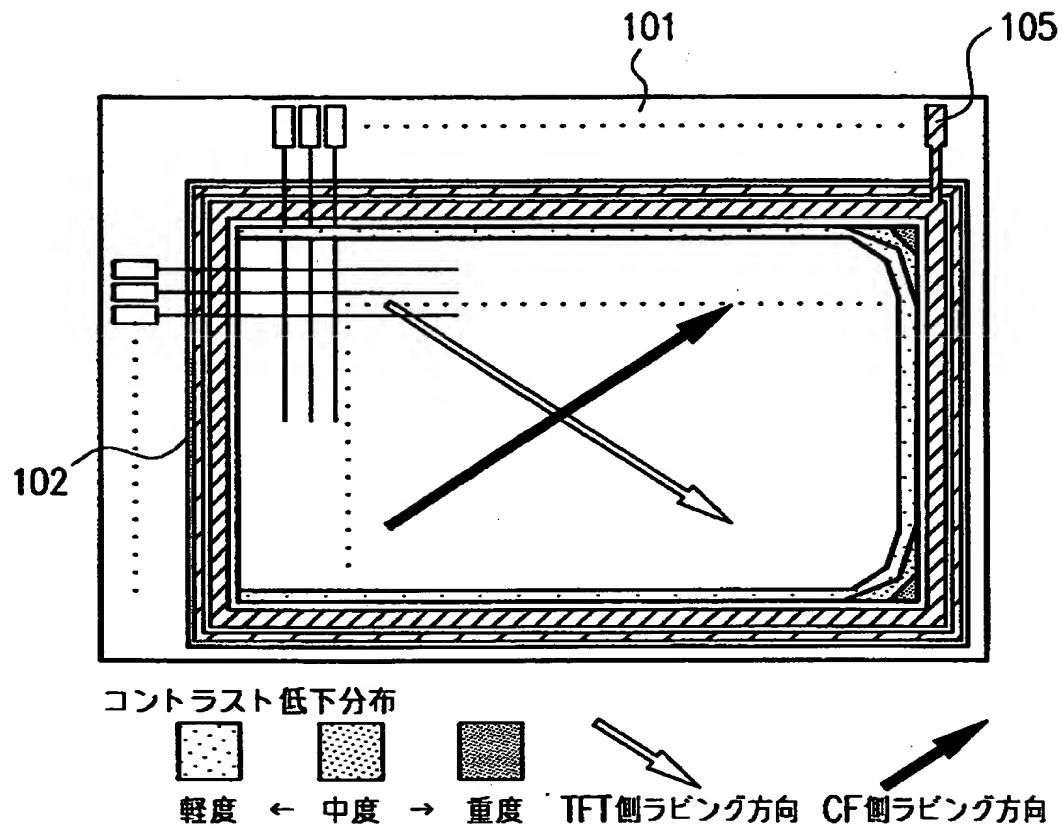
【図 1】



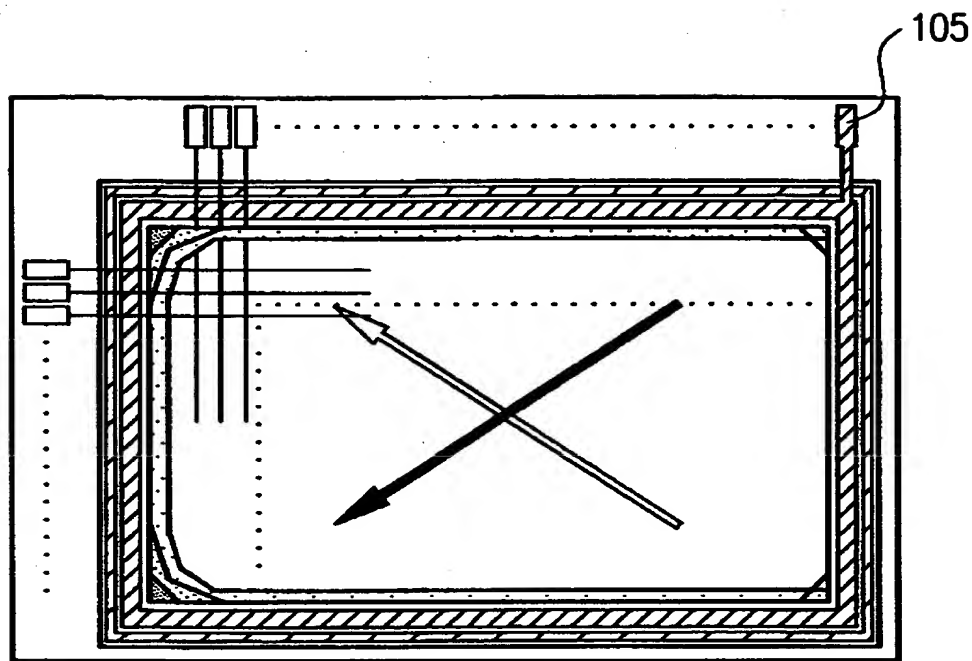
【図 2】



【図 3】



【図 4】



コントラスト低下分布



軽度



中度



重度

← 中度 →

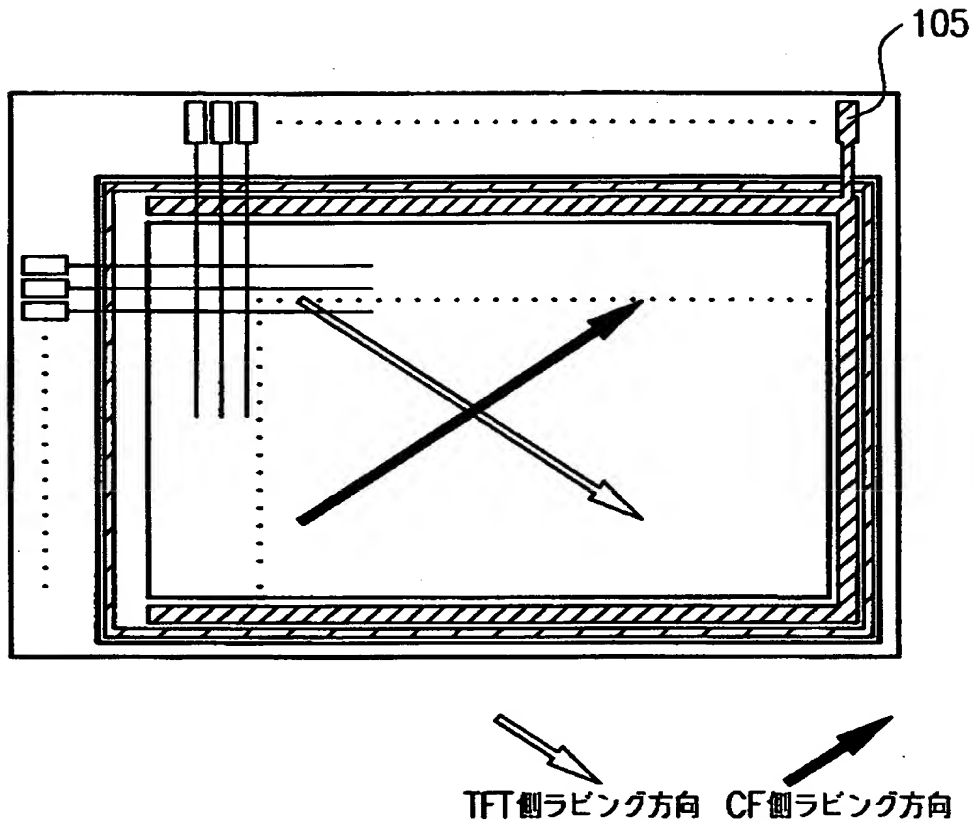


TFT側ラビング方向

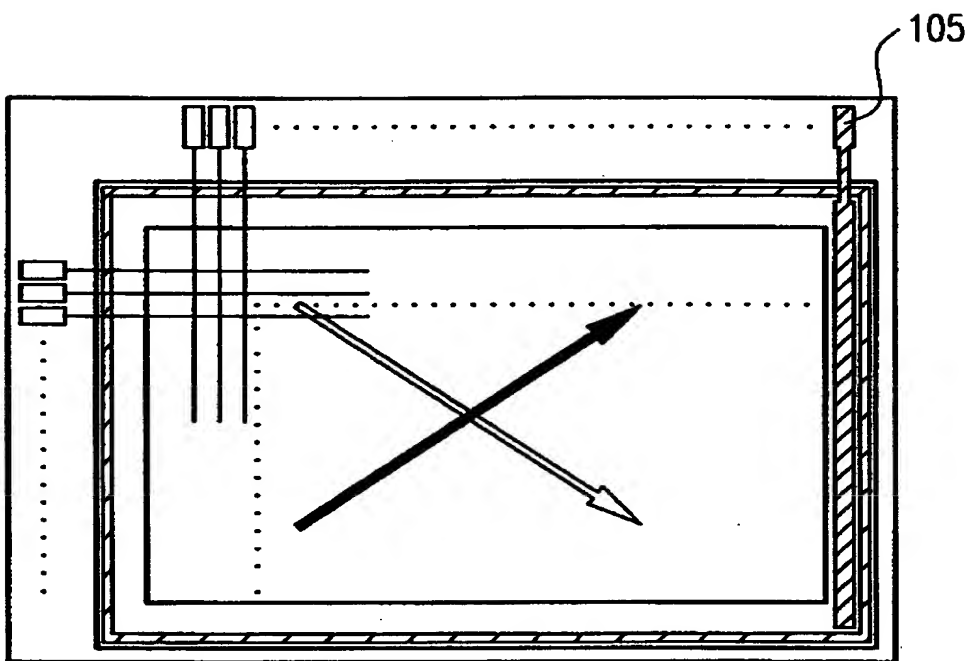


CF側ラビング方向

【図 5】

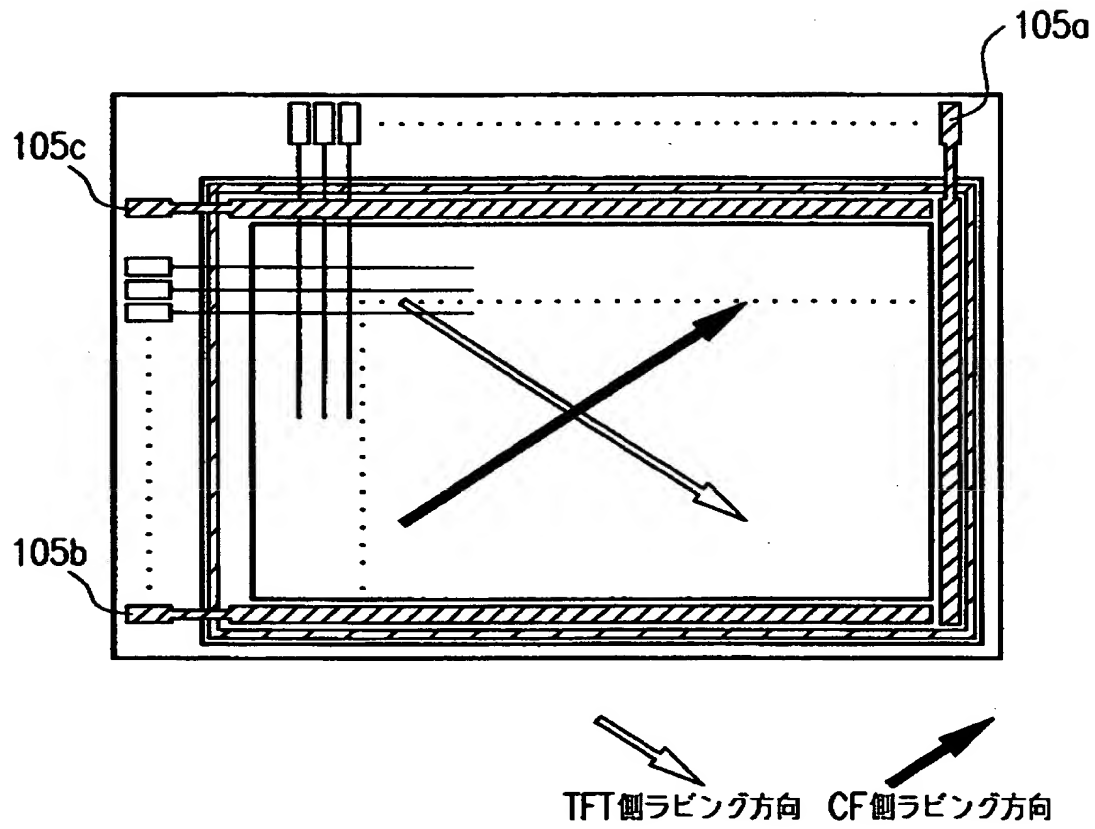


【図 6】

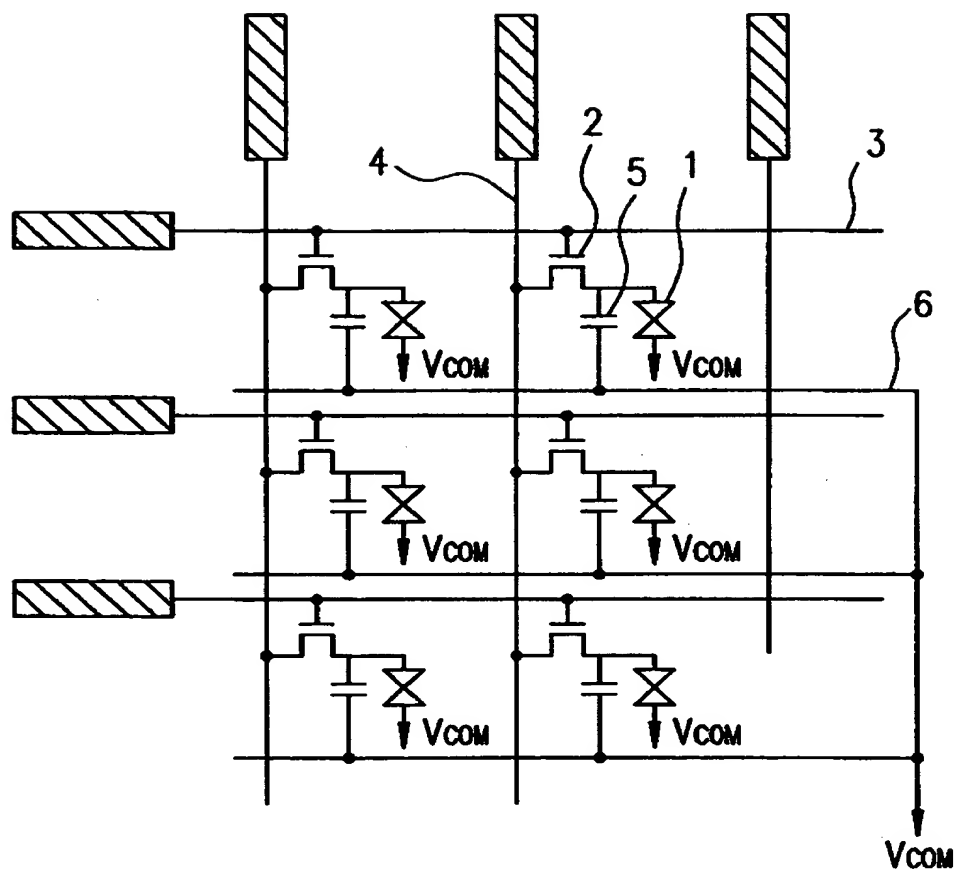


TFT側ラビング方向 CF側ラビング方向

【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 液晶層に混入したイオン性不純物を吸着するための電極パターンを製造工程を増加させずに作製し、電極パターンへの入力信号によって表示に影響が生じないようにする。

【解決手段】 ゲート信号線 2 0 3 およびソース信号線 2 0 4 がその上に設けられた有機材料からなる層間絶縁膜を間に介して画素電極と一部重なっている。層間絶縁膜は表示画素領域の外周領域まで延在し、その上にイオン性不純物吸着用の電極パターン 1 0 5 が設けられている。電極パターン 1 0 5 には、イオン性不純物と反対の電位を有する直流電位が入力される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 0 4 9]

1. 変更年月日 1 9 9 0 年 8 月 2 9 日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

氏 名 シャープ株式会社